

JP9051479

Publication Title:

IMAGE PICKUP DEVICE

Abstract:

Abstract of JP9051479

PROBLEM TO BE SOLVED: To prevent image quality by calculating, discriminating, and correcting noise before applying TDI arithmetic operation to a signal from an image pickup element. **SOLUTION:** A 1st storage circuit 15 stores a picture element number of a defective picture element among $m \times n$ picture elements in an image pickup element 2. A TDI arithmetic control circuit 14 reads a defective picture element number from the 1st storage circuit 15 in the case of applying n -stage of TDI arithmetic operation and applies TDI arithmetic operation to a signal of picture elements except the defective picture element. A luminous quantity control means 16 controls an incident light from an image pickup object to supply the light to the image pickup element 2 and a noise arithmetic circuit 18 calculates a noise of the $m \times n$ picture elements in the image pickup element 2 prior to the arithmetic operation of the signal from the image pickup element 2 in this case. A defect address control circuit 19 discriminates whether or not a picture element is a defective based on the level of the calculated noise to correct a content of the 1st storage circuit 15.

Data supplied from the esp@cenet database - Worldwide

Courtesy of <http://v3.espacenet.com>

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-51479

(43)公開日 平成9年(1997)2月18日

(51)Int.Cl.⁶

H 0 4 N 5/335
5/33

識別記号

庁内整理番号

F I

H 0 4 N 5/335
5/33

技術表示箇所

P

審査請求 未請求 請求項の数13 O L (全 9 頁)

(21)出願番号 特願平7-202358

(22)出願日 平成7年(1995)8月8日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72)発明者 栗本 健司

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 坂地 陽一郎

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 澤田 亮

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

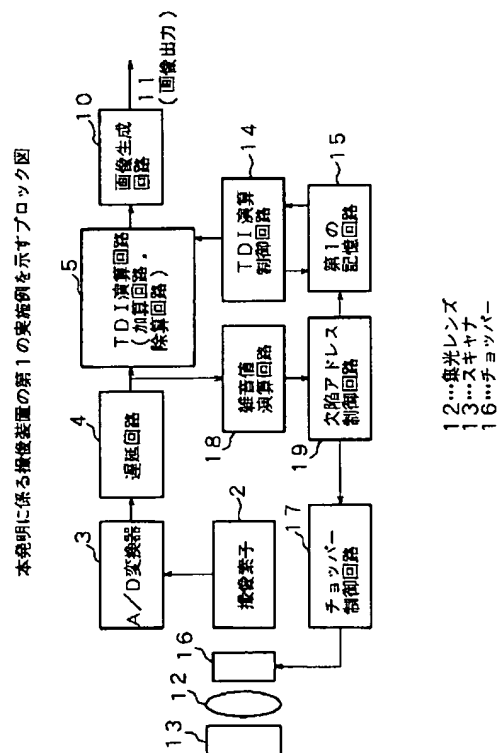
(74)代理人 弁理士 石田 敬 (外3名)

(54)【発明の名称】 撮像装置

(57)【要約】

【課題】 複数画素を有する撮像素子を備えた撮像装置に関し、画質の低下を防止してT D I演算処理を行う撮像装置の提供を目的とする。

【解決手段】 撮像素子2の $m \times n$ 画素のうち欠陥画素の画素番号を記憶する第1の記憶回路15と、 n 段のT D I演算を行う場合、第1の記憶回路15から欠陥画素番号を読み出し、 n 個の画素のうち欠陥画素を除いた画素の信号をT D I演算するように制御するT D I演算制御回路14と、撮像対象からの入射光を制御して撮像素子2に対して所定の光量を供給する光量制御手段16と、光量制御手段16により撮像素子2に対して所定の光量を供給したとき、撮像素子2からの信号をT D I演算する前に、撮像素子2の $m \times n$ 画素分の雑音値を計算する雑音値演算回路18と、雑音値の大きさから欠陥画素であるかどうか判定し、第1の記憶回路15の内容を修正する欠陥アドレス制御回路19とを具備するように構成する。



【特許請求の範囲】

【請求項1】 m 画素 $\times n$ 列の複数画素を有する撮像素子(2)、 n 段のTDI演算を行うTDI演算手段(5)、および、撮像対象からの入射光を走査して前記撮像素子(2)に照射し所定の画像信号を得る走査装置(13)を備えた撮像装置であって、前記撮像素子(2)の $m \times n$ 画素のうち欠陥画素の画素番号を記憶する第1の記憶回路(15)と、 n 段のTDI演算を行う場合、前記第1の記憶回路(15)から欠陥画素番号を読み出し、前記 n 個の画素のうち欠陥画素を除いた画素の信号をTDI演算するように制御するTDI演算制御回路(14)と、前記撮像対象からの入射光を制御して前記撮像素子(2)に対して所定の光量を供給する光量制御手段(16)と、該光量制御手段(16)により前記撮像素子(2)に対して所定の光量を供給したとき、前記撮像素子(2)からの信号をTDI演算する前に、該撮像素子(2)の $m \times n$ 画素分の雑音値を計算する雑音値演算回路(18)と、該雑音値の大きさから欠陥画素であるかどうか判定し、前記第1の記憶回路(15)の内容を修正する欠陥アドレス制御回路(19)とを具備することを特徴とする撮像装置。

【請求項2】 前記光量制御手段(16)は、前記撮像対象からの入射光を遮断する入射光遮断手段(16)として構成され、そして、前記雑音値演算回路(18)は、該入射光遮断手段(16)により入射光を遮断したとき、前記撮像素子(2)からの信号をTDI演算する前に、該撮像素子(2)の $m \times n$ 画素分の雑音値を計算するようになっていることを特徴とする請求項1の撮像装置。

【請求項3】 前記入射光遮断手段は、一定間隔の繰り返し動作により前記入射光を遮断するチョッパー(16)として構成されていることを特徴とする請求項2の撮像装置。

【請求項4】 m 画素 $\times n$ 列の複数画素を有する撮像素子(2)、 n 段のTDI演算を行うTDI演算手段(5)、および、撮像対象からの入射光を走査して前記撮像素子(2)に照射し所定の画像信号を得る走査装置(13)を備えた撮像装置であって、前記撮像素子(2)の $m \times n$ 画素のうち欠陥画素の画素番号を記憶する第1の記憶回路(15)と、 n 段のTDI演算を行う場合、前記第1の記憶回路(15)から欠陥画素番号を読み出し、前記 n 個の画素のうち欠陥画素を除いた画素の信号をTDI演算するように制御するTDI演算制御回路(14)と、前記撮像対象からの入射光を制御して前記撮像素子(2)に対して所定の光量を供給する光量制御手段(16)と、

該光量制御手段(16)により前記撮像素子(2)に対して所定の光量を供給したとき、前記撮像素子(2)からの信号をTDI演算する前に、 $m \times n$ 画素分の該撮像素子(2)からの信号を複数回分記憶する第2の記憶回路(20)と、該第2の記憶回路(20)に記憶された信号の変化から欠陥画素であるかどうか判定し、前記第1の記憶回路(15)の内容を修正する欠陥アドレス制御回路(21)とを具備することを特徴とする撮像装置。

【請求項5】 前記光量制御手段(16)は、前記撮像対象からの入射光を遮断する入射光遮断手段(16)として構成され、そして、前記第2の記憶回路(20)は、該入射光遮断手段(16)により入射光を遮断したとき、前記撮像素子(2)からの信号をTDI演算する前に、 $m \times n$ 画素分の該撮像素子(2)からの信号を複数回分記憶するようになっていることを特徴とする請求項4の撮像装置。

【請求項6】 前記入射光遮断手段は、一定間隔の繰り返し動作により前記入射光を遮断するチョッパー(16)として構成されていることを特徴とする請求項5の撮像装置。

【請求項7】 前記第2の記憶回路(20)は、該入射光遮断手段(16)により入射光を遮断したとき、前記撮像素子(2)からの信号をTDI演算する前に、 $m \times n$ 画素分の該撮像素子(2)からの信号を2回分記憶するようになっていることを特徴とする請求項4または5のいずれかの撮像装置。

【請求項8】 m 画素 $\times n$ 列の複数画素を有する撮像素子(2)、 n 段のTDI演算を行うTDI演算手段(5)、および、撮像対象からの入射光を走査して前記撮像素子(2)に照射し所定の画像信号を得る走査装置(13)を備えた撮像装置であって、前記撮像素子(2)の $m \times n$ 画素のうち欠陥画素の画素番号を記憶する第1の記憶回路(15)と、 n 段のTDI演算を行う場合、前記第1の記憶回路(15)から欠陥画素番号を読み出し、前記 n 個の画素のうち欠陥画素を除いた画素の信号をTDI演算するように制御するTDI演算制御回路(14)と、前記撮像対象からの入射光を制御して前記撮像素子(2)に対して所定の光量を供給する光量制御手段(16)と、該光量制御手段(16)により前記撮像素子(2)に対して所定の光量を供給したとき、前記撮像素子(2)からの信号をTDI演算する前に、該撮像素子(2)の $m \times n$ 画素分の雑音値を計算する雑音値演算回路(18)と、該雑音値の大きさから欠陥画素であるかどうか判定し、前記第1の記憶回路(15)の内容を修正する第1の欠陥アドレス制御回路(19)と、前記光量制御手段(16)により前記撮像素子(2)に

対して所定の光量を供給したとき、前記撮像素子(2)からの信号をTDI演算する前に、 $m \times n$ 画素分の該撮像素子(2)からの信号を複数回分記憶する第2の記憶回路(20)と、

該第2の記憶回路(20)に記憶された信号の変化から欠陥画素であるかどうか判定し、前記第1の記憶回路(15)の内容を修正する第2の欠陥アドレス制御回路(21)とを具備することを特徴とする撮像装置。

【請求項9】 前記光量制御手段(16)は、前記撮像対象からの入射光を遮断する入射光遮断手段(16)として構成され、前記雑音値演算回路(18)は、該入射光遮断手段(16)により入射光を遮断したとき、前記撮像素子(2)からの信号をTDI演算する前に、該撮像素子(2)の $m \times n$ 画素分の雑音値を計算し、そして、前記第2の記憶回路(20)は、該入射光遮断手段(16)により入射光を遮断したとき、前記撮像素子(2)からの信号をTDI演算する前に、 $m \times n$ 画素分の該撮像素子(2)からの信号を複数回分記憶するようになっていることを特徴とする請求項8の撮像装置。

【請求項10】 前記入射光遮断手段は、一定間隔の繰り返し動作により前記入射光を遮断するチョッパー(16)として構成されていることを特徴とする請求項9の撮像装置。

【請求項11】 前記第2の記憶回路(20)は、該入射光遮断手段(16)により入射光を遮断したとき、前記撮像素子(2)からの信号をTDI演算する前に、 $m \times n$ 画素分の該撮像素子(2)からの信号を2回分記憶するようになっていることを特徴とする請求項8または9のいずれかの撮像装置。

【請求項12】 前記撮像装置は、さらに、TDI演算を行った後に信号を保持するホールド回路(8)、および、該TDI演算後の m 画素のうちで欠陥のある画素の番号を記憶する第3の記憶回路(9)を有する欠陥置き換え回路(7)を具備することを特徴とする請求項1～11のいずれか1項の撮像装置。

【請求項13】 前記撮像装置は、赤外線撮像素子(2)を有する赤外線撮像装置である請求項1～11のいずれか1項の撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は撮像装置に関し、特に、 m 画素 $\times n$ 列の複数画素を有する撮像素子を備えた撮像装置に関する。近年、 m 画素 $\times n$ 列の複数の赤外線受光素子から成る撮像素子を使用した高感度の撮像装置が提供されている。この撮像装置は、 $m \times n$ 個の受光素子を走査方向に n 段のTDI(Time Delay Integration)演算処理を行うことにより、高感度の撮像を行うようになっている。そして、欠陥画素が存在する場合、特に、運用中に新たに欠陥となる画素があった場合でも画質の低下を防止することのできる撮像装置の提供が要望され

ている。

【0002】

【従来の技術】従来、車両、航空機、船舶等に搭載する前方監視装置や、進入監視装置等に、例えば、HgCdTe等の化合物半導体からなる赤外線受光素子を一列に m 個設け、該一列 m 個の赤外線受光素子を複数列配置した赤外線撮像素子を有する撮像装置が使用されている。この赤外線撮像装置は、撮像対象から赤外線撮像素子へ入射する光を走査して、二次元の画像信号を得るようになっている。また、高感度の撮像装置として使用するために、赤外線撮像素子は m 個(例えば、240個、或いは、480個)の受光素子を走査方向に n 個(例えば、4個、或いは、8個)並べて配置して $m \times n$ 画素とされ、走査方向に n 段のTDI演算(TDI信号処理)を行うようになっている。

【0003】図4は従来の撮像装置の一例を示すブロック図である。この図4に示す従来の撮像装置は、 $m \times 4$ 画素の赤外線受光素子(1)を有し、4段のTDI演算を行うようになっている。図4において、参照符号2は撮像素子、3はA/D変換器、4は遅延回路、5はTDI演算回路、6は制御回路、そして、10は画像生成回路を示している。また、7はホールド回路8および記憶回路9を有する欠陥置き換え回路、11は画像出力、12は集光レンズ、そして、13はスキャナを示している。

【0004】図5は $m \times 4$ 画素で構成した赤外線撮像素子の一構成例を示すブロック図であり、また、図6は図5の赤外線撮像素子の出力タイミングを示す図である。図5に示されるように、 $m \times 4$ 画素の受光素子を持つ赤外線撮像素子2は、4本の信号出力線(出力A、B、C、D)を持ち、それぞれ m 画素分の信号を出力するようになっている。図5に示されるように、スキャナ13により視野を走査すると、図6に示されるような出力A～出力Dが得られるようになっている。ここで、例えば、出力AのデータODA4、出力BのデータODB3、出力CのデータODC2、および、出力DのデータODD1は、撮像対象の同一個所を走査して得られるデータであり、また、期間 t_4 においては、撮像対象の異なる個所の出力データであるデータODA4、ODB4、ODC4、ODD4が出力A、B、C、Dとして得られるようになっている。

【0005】すなわち、図4における撮像素子2から得られる出力信号は、図6に示すような順序になっており、これらの信号を時間遅延用メモリ4に一時的に保持し、その後読み出す。そして、TDI演算回路5において、撮像対象の同一個所に対応する4つの信号(出力ODA4、ODB3、ODC2、ODD1)を加算し、1画素の信号として出力するようになっている。例えば、図6において、期間 t_1 の出力Dの信号ODD1、期間 t_2 の出力Cの信号ODC2、期間 t_3 の出力Bの信号ODB3、および、期間 t_4 の出力Aの信号ODA4は同一地点を走査した時の信号であ

り、この4つの信号を加算および平均処理することになる。このTDI演算処理後の信号を画像生成回路10において標準テレビジョン信号に変換し、画像信号出力11を得るようになっていいる。

【0006】ここで、図5において、走査により撮像対象の同一個所の信号を出力する4個の赤外線受光素子(1)のうち、ある画素(例えば、図5中のB2)が欠陥画素の場合、TDI演算処理した後のm画素の信号も、画素(B2)を含む部分で欠陥となる。なお、現状において、赤外線撮像素子(2)を構成する赤外線受光素子(画素)は、製造技術(例えば、基板の製造技術)の未成熟等のために、各画素に欠陥が生じる可能性があり、運用中に任意の画素に欠陥が生じたり、或いは、欠陥であった画素が正常に戻ったりといった変化も生じ得る。

【0007】そこで、従来技術では、図4に示されるように、欠陥画素(第二番目の画素：B2)を置き換えるために、欠陥画素のアドレスを記憶する欠陥画素アドレス記憶回路9および信号をホールドする信号ホールド回路8を有する欠陥置き換え回路7を設けるようになっていた。すなわち、従来技術では、TDI演算処理した後のm画素の信号うち、欠陥である画素の番号を予め測定し、欠陥画素アドレス記憶回路9に記憶しておく。そして、撮像装置の運用時には、TDI演算回路5から出力される信号に対応して、記憶回路9の内容を読み出し、欠陥画素(例えば、第二番目の画素)であれば、前の画素(例えば、第一番目の画素)のデータを保持し続ける。これにより、欠陥画素の信号は、隣(前)の画素の信号に置き換えられる(例えば、第二番目の画素のデータは、第一番目の画素のデータに置き換えられる)。なお、TDI機能を有する撮像装置の例としては、例えば、TDI用の信号遅延回路に関する技術例として、特願平6-855号「赤外線撮像装置」が提案されている。

【0008】図7は従来の撮像装置の他の例を示すブロック図である。同図に示す撮像装置も、前述した図5に示す $m \times 4$ 画素の受光素子で構成された撮像素子2を有している。図7に示す従来の撮像装置において、記憶回路15には、 $m \times 4$ 画素全てについて、欠陥か正常かの判定情報を予め測定して記憶しておき、運用時には記憶回路15から4画素毎にデータを読み出すようになっている。そして、該4画素内に欠陥がある場合には、制御回路14によりTDI演算回路5での処理を変更し、正常画素の信号だけを加算および平均化処理するようになっている。具体的に、例えば、図5における画素B2が欠陥画素の場合、TDI演算処理は、 $(A2 + C2 + D2) / 3$ の演算となるよう制御する。これにより、画像生成回路10へは、欠陥画素(B2)の信号を含まない信号が送られることになる。

【0009】上述した図7に示す撮像装置の例として

は、例えば、特開昭63-204978号公報「固体撮像装置」が提案されており、また、この機能を撮像素子内部に組み込んだものに相当する例としては、特開平6-9047号公報「固体撮像素子」が提案されている。

【0010】

【発明が解決しようとする課題】上述した図4に示す従来の撮像装置では、 $m \times 4$ 画素のうち1つでも欠陥画素(例えば、図5における画素B2)があれば、残りの3画素(例えば、図5における画素A2、C2、D2)が良好であってもそれらの画素(A2、C2、D2)の信号は使用されずに、TDI演算回路後の信号を欠陥として扱うため、TDI演算処理を行わない場合に比べて欠陥画素の影響を大きく受けることになる。

【0011】また、上述した図7に示す従来の撮像装置では、運用中に新たに欠陥となった受光素子(例えば、図5中の画素C3)があった場合には、画像に欠陥画素の影響を含んだ信号(例えば、第三番目の画素)が表示されるため、画質を低下させる問題が発生する。本発明は、上述した従来の撮像装置が有する課題に鑑み、欠陥画素が存在する場合でも、或いは、運用中に新たに欠陥となる画素があっても、画質の低下を防止してTDI演算処理を行う撮像装置の提供を目的とする。

【0012】

【課題を解決するための手段】本発明の第1の形態によれば、 m 画素 $\times n$ 列の複数画素を有する撮像素子、 n 段のTDI演算を行うTDI演算手段、および、撮像対象からの入射光を走査して前記撮像素子に照射し所定($m \times k$ 画素)の画像信号を得る走査装置を備えた撮像装置であって、前記撮像素子の $m \times n$ 画素のうち欠陥画素の画素番号を記憶する第1の記憶回路と、 n 段のTDI演算を行う場合、前記第1の記憶回路から欠陥画素番号を読み出し、前記 n 個の画素のうち欠陥画素を除いた画素の信号をTDI演算するように制御するTDI演算制御回路と、前記撮像対象からの入射光を制御して前記撮像素子に対して所定の光量を供給する光量制御手段と、該光量制御手段により前記撮像素子に対して所定の光量を供給したとき、前記撮像素子からの信号をTDI演算する前に、該撮像素子の $m \times n$ 画素分の雑音値を計算する雑音値演算回路と、該雑音値の大きさから欠陥画素であるかどうか判定し、前記第1の記憶回路の内容を修正する欠陥アドレス制御回路とを具備することを特徴とする撮像装置が提供される。

【0013】本発明の第2の形態によれば、 m 画素 $\times n$ 列の複数画素を有する撮像素子、 n 段のTDI演算を行うTDI演算手段、および、撮像対象からの入射光を走査して前記撮像素子に照射し所定($m \times k$ 画素)の画像信号を得る走査装置を備えた撮像装置であって、前記撮像素子の $m \times n$ 画素のうち欠陥画素の画素番号を記憶する第1の記憶回路と、 n 段のTDI演算を行う場合、前記第1の記憶回路から欠陥画素番号を読み出し、前記 n

個の画素のうち欠陥画素を除いた画素の信号をTDI演算するように制御するTDI演算制御回路と、前記撮像対象からの入射光を制御して前記撮像素子に対して所定の光量を供給する光量制御手段と、該光量制御手段により前記撮像素子に対して所定の光量を供給したとき、前記撮像素子からの信号をTDI演算する前に、 $m \times n$ 画素分の該撮像素子からの信号を複数回分記憶する第2の記憶回路と、該第2の記憶回路に記憶された信号の変化から欠陥画素であるかどうか判定し、前記第1の記憶回路の内容を修正する欠陥アドレス制御回路とを具備することを特徴とする撮像装置が提供される。

【0014】本発明の第3の形態によれば、 m 画素 $\times n$ 列の複数画素を有する撮像素子、 n 段のTDI演算を行うTDI演算手段、および、撮像対象からの入射光を走査して前記撮像素子に照射し所定($m \times k$ 画素)の画像信号を得る走査装置を備えた撮像装置であって、前記撮像素子の $m \times n$ 画素のうち欠陥画素の画素番号を記憶する第1の記憶回路と、 n 段のTDI演算を行う場合、前記第1の記憶回路から欠陥画素番号を読み出し、前記 n 個の画素のうち欠陥画素を除いた画素の信号をTDI演算するように制御するTDI演算制御回路と、前記撮像対象からの入射光を制御して前記撮像素子に対して所定の光量を供給する光量制御手段と、該光量制御手段により前記撮像素子に対して所定の光量を供給したとき、前記撮像素子からの信号をTDI演算する前に、該撮像素子の $m \times n$ 画素分の雑音値を計算する雑音値演算回路と、該雑音値の大きさから欠陥画素であるかどうか判定し、前記第1の記憶回路の内容を修正する第1の欠陥アドレス制御回路と、該光量制御手段により前記撮像素子に対して所定の光量を供給したとき、前記撮像素子からの信号をTDI演算する前に、 $m \times n$ 画素分の該撮像素子からの信号を複数回分記憶する第2の記憶回路と、該第2の記憶回路に記憶された信号の変化から欠陥画素であるかどうか判定し、前記第1の記憶回路の内容を修正する第2の欠陥アドレス制御回路とを具備することを特徴とする撮像装置が提供される。

【0015】

【発明の実施の形態】本発明の撮像装置の第1の形態によれば、第1の記憶回路は撮像素子の $m \times n$ 画素のうち欠陥画素の画素番号を記憶し、また、TDI演算制御回路は n 段のTDI演算を行う場合、第1の記憶回路から欠陥画素番号を読み出して n 個の画素のうち欠陥画素を除いた画素の信号をTDI演算するように制御する。さらに、光量制御手段は撮像対象からの入射光を制御して撮像素子に対して所定の光量を供給し、また、雑音値演算回路は光量制御手段により撮像素子に対して所定の光量を供給したとき、撮像素子からの信号をTDI演算する前に、該撮像素子の $m \times n$ 画素分の雑音値を計算する。そして、欠陥アドレス制御回路は、雑音値の大きさから欠陥画素であるかどうか判定し、第1の記憶回路の

内容を修正するようになっている。

【0016】本発明の撮像装置の第2の形態によれば、第1の記憶回路は撮像素子の $m \times n$ 画素のうち欠陥画素の画素番号を記憶し、また、TDI演算制御回路は n 段のTDI演算を行う場合、第1の記憶回路から欠陥画素番号を読み出して n 個の画素のうち欠陥画素を除いた画素の信号をTDI演算するように制御する。さらに、光量制御手段は撮像対象からの入射光を制御して撮像素子に対して所定の光量を供給し、また、第2の記憶回路は光量制御手段により撮像素子に対して所定の光量を供給したとき、撮像素子からの信号をTDI演算する前に、 $m \times n$ 画素分の撮像素子からの信号を複数回分記憶する。そして、欠陥アドレス制御回路は、第2の記憶回路に記憶された信号の変化から欠陥画素であるかどうか判定し、第1の記憶回路の内容を修正するようになっている。

【0017】本発明の撮像装置の第3の形態によれば、上記第1の形態および第2の形態の構成を有し、第1の記憶回路は撮像素子の $m \times n$ 画素のうち欠陥画素の画素番号を記憶し、さらに、TDI演算制御回路は n 段のTDI演算を行う場合、第1の記憶回路から欠陥画素番号を読み出して n 個の画素のうち欠陥画素を除いた画素の信号をTDI演算するように制御する。また、光量制御手段は撮像対象からの入射光を制御して撮像素子に対して所定の光量を供給し、雑音値演算回路は光量制御手段により撮像素子に対して所定の光量を供給したとき、撮像素子からの信号をTDI演算する前に、該撮像素子の $m \times n$ 画素分の雑音値を計算し、さらに、第1の欠陥アドレス制御回路は、雑音値の大きさから欠陥画素であるかどうか判定し、第1の記憶回路の内容を修正する。そして、第2の記憶回路は光量制御手段により撮像素子に対して所定の光量を供給したとき、撮像素子からの信号をTDI演算する前に、 $m \times n$ 画素分の撮像素子からの信号を複数回分記憶し、さらに、第2の欠陥アドレス制御回路は、第2の記憶回路に記憶された信号の変化から欠陥画素であるかどうか判定し、第1の記憶回路の内容を修正するようになっている。

【0018】このように、本発明の撮像装置によれば、欠陥画素が存在する場合でも、或いは、運用中に新たに欠陥となる画素があっても、画質の低下を防止してTDI演算処理を行うことができる。

【0019】

【実施例】以下、図面を参照して本発明に係る撮像装置の実施例を説明する。図1は本発明に係る撮像装置の第1の実施例を示すブロック図である。この図1に示す撮像装置は、 $m \times n$ (例えば、 $m \times 4$)画素の赤外線受光素子(1)を有し、 n 段(例えば、4段)のTDI演算を行うようになっている。

【0020】図1において、参照符号2は撮像素子、3はA/D変換器、4は遅延回路、5はTDI演算回路、

10は画像生成回路、そして、11は画像出力を示している。また、12は集光レンズ、13はスキャナ、14はTDI演算制御回路、15は第1の記憶回路、16はチョッパー、17はチョッパー制御回路、18は雑音値演算回路、そして、19は欠陥アドレス制御回路(第1の欠陥アドレス制御回路)を示している。

【0021】図1に示す撮像装置は、前述した図7の従来の撮像装置に対して、チョッパー16、チョッパー制御回路17、雑音値演算回路18、および、欠陥アドレス制御回路19をさらに設けるようになっている。チョッパー16は、スキャナ13による視野走査に同期して、チョッパー制御回路17の制御により一定期間だけ撮像素子に入射する光(撮像対象からの入射光)を遮断するようになっている。そして、チョッパー16により入射光を遮断したとき、撮像素子2からの信号が、雑音値演算回路18に供給され、TDI演算する前に撮像素子2の $m \times n$ ($m \times 4$)画素分の雑音値を計算する。

【0022】ここで、入射光遮断手段(チョッパー)16としては、撮像対象からの入射光を制御して撮像素子2に対して所定の光量(予め定められた明るさを)を供給するようになっていけばよく、例えば、或る反射パターンを有する板を撮像素子2の前面に移動可能とし、撮像対象からの入射光の光強度に係わらず予め定められた明るさを撮像素子2に与えるような光量制御手段であれば使用することができる。

【0023】雑音値演算回路18により計算された雑音値は、欠陥アドレス制御回路19に供給され、該雑音値が予め定められた基準値を越えている画素が新たに発生していれば、記憶回路(第1の記憶回路)15にその画素を登録する。すなわち、チョッパー16により撮像対象からの入射光を遮断し、一定の光量(光量0も含む)を撮像素子2の各画素に与え、該撮像素子2の画素から得られる信号が予定された範囲から外れていれば、欠陥画素であるとして当該画素を第1の記憶回路15に登録するようになっている。そして、この記憶回路15に登録された画素は、前述した図7の撮像装置と同様に、TDI演算から除去され、画像生成回路10に対しては、欠陥画素の信号を含まない信号が送られるようになっている。

【0024】図2は本発明に係る撮像装置の第2の実施例を示すブロック図であり、図1に示す第1実施例における一部の構成を置き換えたものである。すなわち、図2に示す撮像装置では、図1の撮像装置における雑音値演算回路18および欠陥アドレス制御回路(第1の欠陥アドレス制御回路)19の代わりに、第2の記憶回路20および欠陥アドレス制御回路(第2の欠陥アドレス制御回路)21を設けるようにしたものである。

【0025】この図2に示す撮像装置は、図1の撮像装置と同様にチョッパー制御回路17の制御により一定期間だけ撮像素子に入射する光をチョッパー16で遮断す

るようになっている。さらに、チョッパー16により入射光を遮断したとき、撮像素子2からの信号が、第2の記憶回路20に供給されて $m \times n$ ($m \times 4$)画素の全面素の信号を記憶する。ここで、第2の記憶回路20は、 $m \times n$ ($m \times 4$)画素の信号を少なくとも2回分記憶できる容量を持っている。

【0026】そして、一定期間経過した後、再度、チョッパー16で入射光を遮断し、その期間中の撮像素子2からの信号を第2の記憶回路20の別の領域に記憶する。この時点で、欠陥アドレス制御回路21により、各画素の2回の信号値を比較し、その差が予め定めた基準値を越えている画素が新たに発生していれば、第1の記憶回路15にその画素を登録する。そして、第1の記憶回路15に登録された画素は、前述の図1の撮像装置と同様にTDI演算から除外され、画像生成回路10へは、欠陥画素の信号を含まない信号が送られる。このように、期間をあけて2回の信号を取り出して比較することにより、雑音値は小さいがドリフトの大きい画素を検出することができる。すなわち、撮像素子2の各画素は、チョッパー16で入射光を遮断することにより、同じ信号を出力することが期待されるが、例えば、間隔をあけて行った2回の入射光遮断により得られた信号(画素からの出力)が異なっていれば、画素に欠陥が生じた(出力信号のドリフト(時間的に長時間に渡る出力変化)が大きい画素)と判断して当該画素を第1の記憶回路15に登録する。そして、この記憶回路15に登録された画素は、上記の第1の実施例と同様に、TDI演算から除去され、画像生成回路10に対しては、欠陥画素の信号を含まない信号が送られるようになっている。

【0027】図3は本発明に係る撮像装置の第3の実施例を示すブロック図であり、図1に示す第1実施例、図2に示す第2実施例、および、図4に示す従来の撮像装置における欠陥置き換え回路7を組み合わせて構成したものに相当する。本第3実施例においては、欠陥である受光素子を除外してTDI演算を行うので、TDI演算によるS/N比の改善の効果は小さくなるが、画像出力11に欠陥画素の影響を現れる不都合を防ぐことができるだけでなく、欠陥部分を隣接画素で置き換えることで細かいパターンを撮像するのに障害となっていた不都合を防ぐこともできる。

【0028】すなわち、本第3実施例の撮像装置は、図1に示す撮像装置における雑音値演算回路18および第1の欠陥アドレス制御回路19による欠陥画素の第1の記憶装置15への登録機能と、図2に示す撮像装置における第2の記憶回路20および第2の欠陥アドレス制御回路21による第1の記憶装置15への登録機能との両方を有している。

【0029】さらに、本第3実施例の撮像装置は、欠陥画素のアドレスを記憶する欠陥画素アドレス記憶回路(第3の記憶回路)9および信号をホールドする信号ホ

ールド回路8を有する欠陥置き換え回路7を備えている。すなわち、撮像装置の運用時において、TDI演算回路5から出力される信号に対応して、第1の記憶回路15の内容を読み出し、欠陥画素（例えば、第二番目の画素）であれば、前の画素（例えば、第一番目の画素）のデータを保持し続け、欠陥画素の信号は、隣（前）の画素の信号に置き換えるようになっている。この欠陥置き換え回路7は、上記の第1実施例および第2実施例に対しても設けることができるのはもちろんである。なお、欠陥置き換え回路7の出力（ホールド回路8の出力）は、例えば、画像生成回路10で画像出力11とされモニタ22により表示されることになる。

【0030】上述したように、従来、受光素子1個でも欠陥であればTDI演算した後の信号も欠陥となっていたものが、本実施例によれば、欠陥を含まない画像信号を得ることができる。さらに、従来、運用中に新たに欠陥となる受光素子があった場合、画像信号に欠陥の影響が現れていたものが、本実施例によれば、このような欠陥もリアルタイムに検出して、その影響を除外することができる。なお、本発明の撮像装置としては、赤外線撮像装置に限定されるものではなく、複数の画素（ m 画素 $\times n$ 列の複数画素）を有し、例えば、走査方向に n 段のTDI演算処理を行うような様々な撮像装置に対しても適用することができる。

【0031】

【発明の効果】以上、詳述したように、本発明の撮像装置によれば、光量制御手段により撮像素子に対して所定の光量を供給したとき、撮像素子からの信号をTDI演算する前に、撮像素子の $m \times n$ 画素分の雑音値を計算し、該雑音値の大きさから欠陥画素であるかどうか判定することによって、欠陥画素が存在する場合、特に、運用中に新たに欠陥となる画素があった場合でも画質の低下を防止することができる。

【図面の簡単な説明】

【図1】本発明に係る撮像装置の第1の実施例を示すブロック図である。

【図2】本発明に係る撮像装置の第2の実施例を示すブロック図である。

【図3】本発明に係る撮像装置の第3の実施例を示すブロック図である。

【図4】従来の撮像装置の一例を示すブロック図である。

【図5】 $m \times 4$ 画素で構成した赤外線撮像素子の一構成例を示すブロック図である。

【図6】図5の赤外線撮像素子の出力タイミングを示す図である。

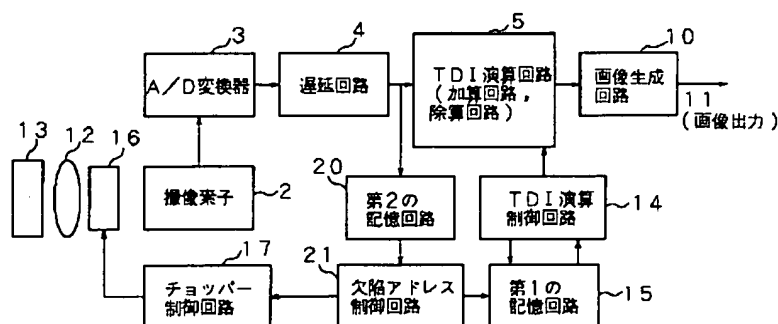
【図7】従来の撮像装置の他の例を示すブロック図である。

【符号の説明】

- 1…受光素子
- 2…撮像素子
- 3…A/D変換器
- 4…遅延回路
- 5…TDI演算回路
- 7…欠陥置き換え回路
- 8…ホールド回路
- 9…第3の記憶回路
- 10…画像生成回路
- 11…画像出力
- 12…集光レンズ
- 13…走査装置（スキャナ）
- 14…TDI演算制御回路
- 15…第1の記憶回路
- 16…光量制御手段（入射光遮断手段：チョッパー）
- 17…チョッパー制御回路
- 18…雑音値演算回路
- 19…欠陥アドレス制御回路（第1の欠陥アドレス制御回路）
- 20…第2の記憶回路
- 21…欠陥アドレス制御回路（第2の欠陥アドレス制御回路）
- 22…モニタ

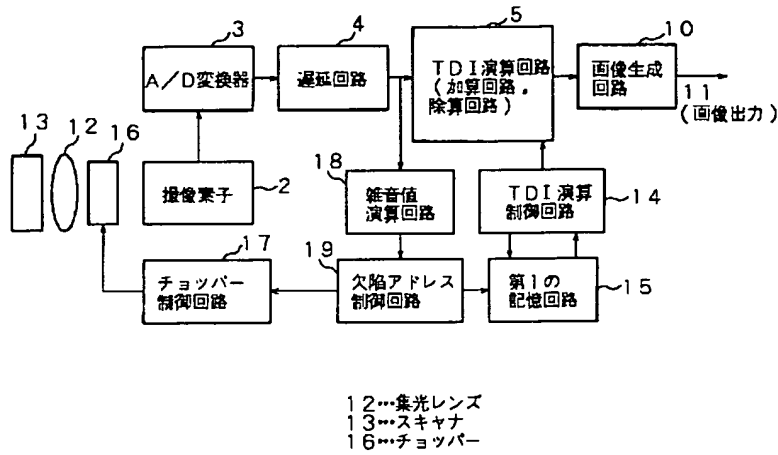
【図2】

本発明に係る撮像装置の第2の実施例を示すブロック図



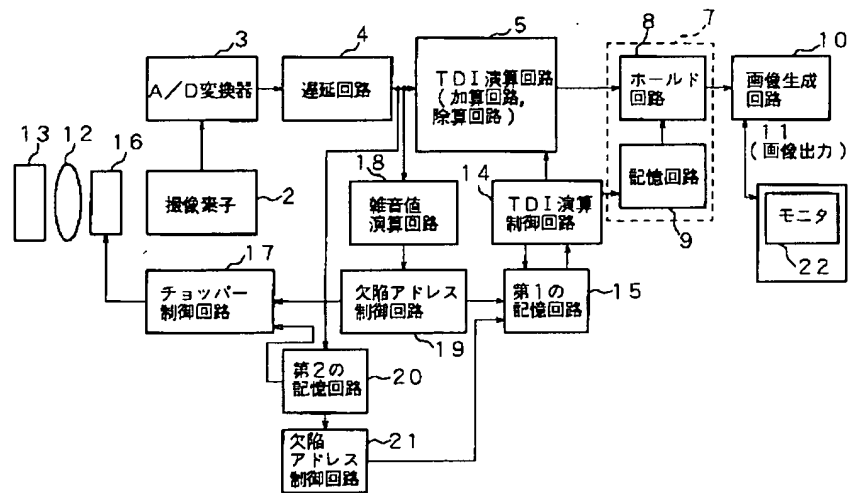
【図1】

本発明に係る撮像装置の第1の実施例を示すブロック図



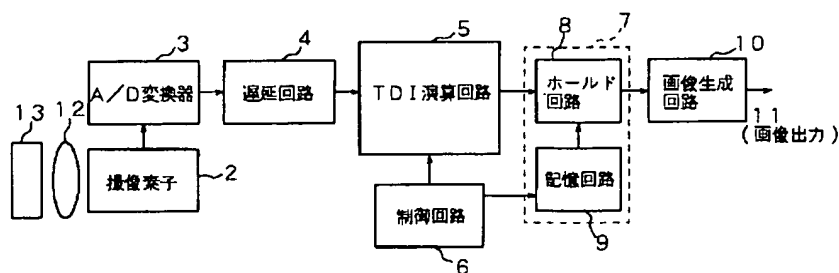
【図3】

本発明に係る撮像装置の第3の実施例を示すブロック図



【図4】

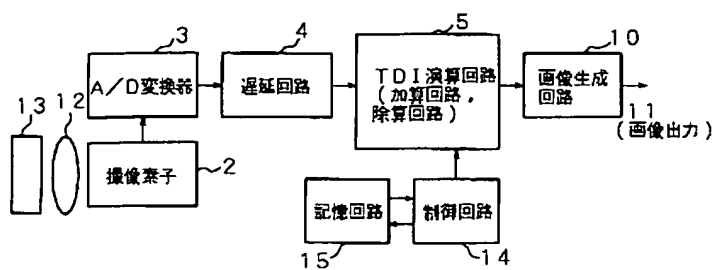
従来の撮像装置の一例を示すブロック図



7…欠陥置き換え回路
12…集光レンズ
13…スキャナ

【図7】

従来の撮像装置の他の例を示すブロック図



【図6】

The diagram illustrates the timing of the TDI calculation output. It shows four output signals (出力A, 出力B, 出力C, 出力D) and their corresponding delay times (OD A4, ODB3, ODB4, ODC3, ODC4, ODD1, ODD2, ODD3, ODD4) over four time intervals (期間 t1, 期間 t2, 期間 t3, 期間 t4). The signals are represented by horizontal bars with segments labeled 1, 2, 3, and m. The delay times are indicated by arrows pointing to the start of the signal segments.